

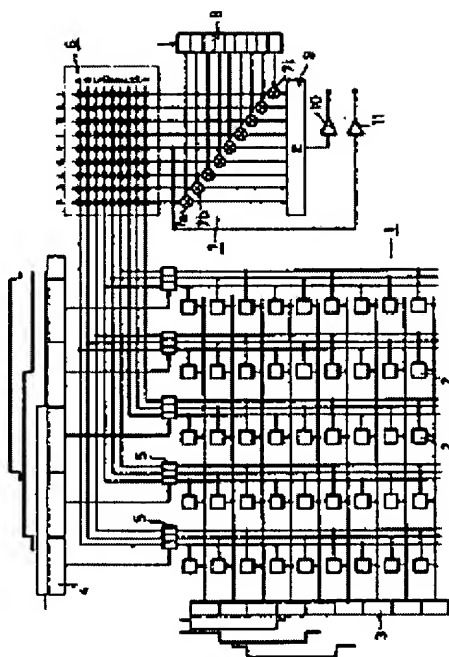
SOLID-STATE IMAGE PICKUP DEVICE

Patent number: JP3187584
Publication date: 1991-08-15
Inventor: NAGASAKI TATSUO; others: 01
Applicant: OLYMPUS OPTICAL CO LTD
Classification:
- international: H04N5/335
- european:
Application number: JP19890325878 19891218
Priority number(s):

Abstract of JP3187584

PURPOSE:To easily and efficiently execute two-dimensional filtering processing by rearranging the list of signal charges read out in parallel on a signal read-out line through a switch matrix in accordance with the positional relation of photoelectric converting parts of n-line and m-column, and using it for multiplication processing with a filter factor.

CONSTITUTION:A signal corresponding to the signal charge stored in each designated photoelectric converting part 2 of n-lines and m-rows is read out in parallel through nX-m pieces of the signal read-out lines. Then, after the signals from the respective photoelectric converting parts 2 of n-line and m- column read out through these signal read-out lines are controlled and replaced with each other into arrangement order to meet the positional relation of the respective photoelectric converting parts 2 of n-line and m-column through the switch matrix 6, these respective signals of n-lines and m-rows are multiplied by prescribed factors respectively by using plural multipliers 7a to 7c, and the total sum of each multiplied value by the multiplier is obtained through an adder 9. Thus, the two-dimensional filtering processing can be executed easily and efficiently.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-187584

⑬ Int. Cl.⁹

H 04 N 5/335

識別記号

庁内整理番号

E

8838-5C

⑭ 公開 平成3年(1991)8月15日

審査請求 未請求 請求項の数 2 (全8頁)

⑮ 発明の名称 固体撮像装置

⑯ 特 願 平1-325878

⑰ 出 願 平1(1989)12月18日

⑱ 発 明 者 長 崎 達 夫 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑲ 発 明 者 岸 健 治 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑳ 出 願 人 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号

㉑ 代 理 人 弁理士 坪 井 淳 外2名

明 細 書

1. 発明の名称

固 体 撮 像 装 置

2. 特許請求の範囲

(1) マトリックス状に配列されて光電変換面を形成し、信号電荷の読み出しに拘らずその信号電荷を保持する機能を備えた複数の光電変換部と、これらの光電変換部の連続する n 行を単位としてその行位置を順次1行ずつシフトしながら選択指定すると共に、前記光電変換部の連続する m 列を単位としてその列位置を順次1列ずつシフトしながら選択指定する光電変換部指定手段と、この上記光電変換部指定手段により指定された n 行 m 列の各光電変換部にそれぞれ蓄積されている信号電荷に相当する信号を並列に読み出す為の $(n \times m)$ 本の信号読み出し線と、これらの信号読み出し線を介して読み出される n 行 m 列の各光電変換部からの信号を上記 n 行 m 列の各光電変換部の位置関係に応じた配列順序に入れ替え制御するスイッチマトリックスと、このスイッチマトリックスを介

して求められる上記 n 行 m 列の各信号にそれぞれ所定の係数を乗算する複数の乗算器と、これらの乗算器による各乗算値の総和を求める加算器とを具備したことを特徴とする固体撮像装置。

(2) 光電変換部、光電変換部指定手段、信号読み出し線、スイッチマトリックス、乗算器、および加算器は、同一の半導体基板上に同時集積して構成されることを特徴とする請求項(1)に記載の固体撮像装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は2次元フィルタ機能を備え、リアルタイムにフィルタリング処理が施された映像信号を得ることのできる固体撮像装置に関する。

〔従来の技術〕

近時、CCDイメージセンサやMOS型イメージセンサ等の固体撮像素子を用いて被写体を電子的に撮像入力する技術が種々開発され、ビデオカメラや電子スチルカメラ等として種々実現されている。

この種の固体撮像素子（イメージセンサ）は、基本的にはマトリックス状に配列された複数の光電変換部を備え、各光電変換部にて入射光量に応じて発生・蓄積された信号電荷を信号電荷転送部（転送レジスタ）を介して順次時系列に読み出す如く構成される。尚、上記MOS型イメージセンサ等の固体撮像素子にあっては、その光電変換部に蓄積された信号電荷の読み出しに拘らず、そこに蓄積された信号電荷を保持する機能を備え、別個に与えられるリセット信号を受けてそこに蓄積された信号電荷を消去するものとなっている。

しかしてこのようなイメージセンサを介して求められる映像信号を取り扱う場合、画像信号処理として、例えば隣接画素間の微分値を求めて画像のエッジ成分を抽出する為の2次元ハイパスフィルタリング処理や、照明むらを補正する為の2次元フィルタリング処理が良く行われる。この2次元フィルタリング処理は、基本的には注目画素、およびその周囲の複数の画素と所定の重み付け係数との間でたたみ込み積分演算を実行することに

よりなされる。即ち、この2次元フィルタリング処理は、従来一般的には固体撮像素子から時系列に読み出される画素信号を n ライン分のシフトレジスタに格納し、これらの各シフトレジスタからそれぞれ求められる画素信号を逐次処理して $(n \times m)$ 画素の信号を得、これらの各信号にそれぞれ所定のフィルタ係数を乗じた後、その総和を求めることにより実現される。

尚、CCDイメージセンサでは、例えば複数の光電変換部によりそれぞれ蓄積された信号電荷を各列毎にそれぞれ垂直転送し、その出力端にて1ライン単位で読み出される信号電荷を水平転送することで、上記各信号電荷を時系列に読み出す如く構成される。またMOS型のイメージセンサでは、行方向および列方向にマトリックス状に光電変換部を順次指定することで、上記各信号電荷を時系列に読み出す如く構成される。

然し乍ら、このようなイメージセンサから時系列に読み出される映像信号（信号電荷）に対する2次元フィルタリング処理を施す為の2次元フィ

ルタリング処理回路を専用のハードウェア回路として構築し、固体撮像素子の出力段に接続して所望とするフィルタリング出力を得るには、その画像処理装置の構成が相当大掛かりとなることが否めない。しかもリアルタイムにフィルタリング出力を得ることができないと云う問題がある。

〔発明が解決しようとする課題〕

このように従来にあっては、固体撮像素子から求められる映像信号に対して2次元フィルタリング処理を施す場合、専用の2次元フィルタリング回路を上記固体撮像素子の外付け回路として構築する必要がある、その画像処理装置の構成が相当大掛かりとなることが否めず、またリアルタイムにフィルタリング出力を求めることができないと云う問題があった。

本発明はこのような事情を考慮してなされたもので、その目的とするところは、固体撮像素子、特にMOS型のイメージセンサ等から求められる映像信号に対するフィルタリング出力を、簡易にしかもリアルタイムに得ることのできる取り扱い

性が良好で、実用性の高い固体撮像装置を提供することにある。

〔課題を解決するための手段〕

本発明に係る固体撮像装置は、マトリックス状に配列されて光電変換面を形成し、信号電荷の読み出しに拘らずその信号電荷を保持する機能を備えた複数の光電変換部に対して、これらの光電変換部の連続する n 行を単位としてその行位置を順次1行ずつシフトしながら選択指定すると共に、前記光電変換部の連続する m 列を単位としてその列位置を順次1列ずつシフトしながら選択指定する光電変換部指定手段を設け、この上記光電変換部指定手段により指定された n 行 m 列の各光電変換部にそれぞれ蓄積されている信号電荷に相当する信号を $(n \times m)$ 本の信号読み出し線を介して並列に読み出すと共に、これらの各信号読み出し線を介して読み出される n 行 m 列の各光電変換部からの信号をスイッチマトリックスを介して上記 n 行 m 列の各光電変換部の位置関係に応じた配列順序に入れ替え制御した上で、これらの n 行 m 列

の各信号に対して複数の乗算器を用いてそれぞれ所定の係数を乗算し、これらの乗算器による各乗算値の総和を加算器を介して求めるように構成したことを特徴とするものである。

また特に上述した光電変換部、光電変換部指定手段、信号読み出し線、スイッチマトリックス、乗算器、および加算器を、同一の半導体基板上に同時集積し、1つの固体撮像素子として構成するようにしたことを特徴とするものである。

【作用】

本発明によれば、マトリックス状に配列された複数の光電変換部を、連続する n 行を単位としてその行位置を順次1行ずつシフトしながら選択指定すると共に、前記光電変換部の連続する m 列を単位としてその列位置を順次1列ずつシフトしながら選択指定し、これらの選択指定された上記光電変換部にそれぞれ蓄積された信号電荷を $(n \times m)$ 本の信号読み出し線を介して並列的に読み出す。そしてこれらの信号電荷を用いて2次元フィルタリング処理するに際して、スイッチマ

荷を発生するフォトダイオード主体とする複数の光電変換部2をそれぞれ画素とし、これらの光電変換部2をマトリックス状に配列して構成される。しかしてこれらの複数の光電変換部2は、垂直レジスタ3の制御を受けて駆動される行選択線8aを介して行単位に選択指定され、そこに蓄積されている信号電荷に相当した信号を列方向に配列された信号読み出し線8b上に出力する如く構成される。

即ち、これらの各光電変換部2は、例えば第2図に示すように入射光量に応じた信号電荷を発生するフォトダイオード2a、このフォトダイオード2aに並列接続され、リセット信号を受けて上記フォトダイオード2aに蓄積された信号電荷を消去するMOSスイッチ2b、また前記上記フォトダイオード2aに蓄積された信号電荷に相当した信号を生成する増幅器2c、そして前記行選択線8aを介する信号読み出し指令を受けて導通し、上記増幅器2cからの信号電荷を信号読み出し線8b上に出力するMOSスイッチ2dによりそれぞれ構成される。

しかして光電変換部2を行単位で選択指定する

トリックスを介して上記信号読み出し線上の並列的に読み出された信号電荷の並びを前述した n 行 m 列の光電変換部の位置関係に合わせて並び変えてフィルタ係数との乗算処理に供するので、非常に簡易に、且つ効率的に2次元フィルタリング処理を実行することができる。

またこれらの各回路機能部を光電変換部と共に同時集積回路化して1つの固体撮像素子として実現することにより、専用のハードウェア化された2次元フィルタリング回路を外付け回路として構築することなしに、固体撮像素子から直接的に、しかもリアルタイムに所望とするフィルタリング出力を得ることが可能となる。この結果、その取り扱い性を十分に高めることが可能となる。

【実施例】

以下、図面を参照して本発明の一実施例に係る固体撮像素子について説明する。

第1図は実施例に係る固体撮像素子の概略構成を示す図で、1は固体撮像素子本体である。この固体撮像素子本体1は、入射光量に応じた信号電

垂直レジスタ3は、ここでは連続する3行の光電変換部2を、その指定位置を1行ずつ順にシフトしながら選択指定する如く構成されている。そしてこのようにして行単位に選択指定される各光電変換部2からの出力端は、光電変換部2の列方向の並びに沿ってそれぞれ3本ずつ設けられた信号読み出し線8dにそれぞれ逐回的に接続されている。この結果、上述した如く選択指定される3行の光電変換部2からの信号出力は、各列毎に上述した3本の信号読み出し線8dに対してそれぞれ並列に読み出されるようになっている。

尚、上述した3行単位での光電変換部2の選択指定は、後述するように $(3 \text{行} \times 3 \text{列})$ の画素を単位として2次元フィルタリング処理を実行することを前提として行われる。従って一般的に $(n \text{行} \times m \text{列})$ の画素を単位として2次元フィルタリング処理を実行する場合には、前記垂直レジスタ3は n 行を1つの単位として光電変換部2を指定するように駆動制御され、光電変換部2の列方向の並びに沿ってそれぞれ配設される信号読み

出し線3bはそれぞれn本ずつ設けられることになる。そして列方向に並ぶ各光電変換部2からの信号出力は、これらのn本の信号読み出し線3bにそれぞれ巡回的に読み出される如く接続構成されることになる。

しかして光電変換部2の列方向の並びに沿ってそれぞれ配設された3本(一般的にはn本)の信号読み出し線3bの各出力端部には、水平レジスタ4により選択的にオン駆動されるゲート回路5がそれぞれ設けられている。水平レジスタ4はこれらのゲート回路5を前述した光電変換部2の並びに沿って連続する3列毎にオン駆動し、前記信号読み出し線3b上の信号を選択的に読み出すものである。この3列を1つの単位とするゲート回路5のオン駆動は、2次元フィルタリング処理を施す対象領域の移動に伴って1列ずつシフトされる。尚、ここでは前述したように(3行×3列)の画素を単位として2次元フィルタリング処理を実行することを前提としていることから、3列を1つの単位としてゲート回路5を導通させているが、

そして前述した垂直レジスタ8と水平レジスタ4による制御の下で、信号電荷の読み出しが行われるn行m列の光電変換部2が順に1画素分ずつシフトされていくことになる。このシフト制御は、例えばマトリックス状に配列された光電変換部2を列方向に順次シフトし、1行のシフト処理が終了した時点で行方向に1画素分のシフトを行うと云う制御を、全領域に亘って繰り返し実行することによりなされる。

しかしてこのようにして並列に読み出される3行3列の光電変換部2からの信号電荷は、(9×9)のスイッチ回路を形成したスイッチマトリックス8に入力される。このスイッチマトリックス8の各スイッチ素子は、例えば第3図に例示するように信号入力ラインを示す行線8aと、信号出力ラインを示す列線8bとを選択に接続するMOSスイッチ8cによりそれぞれ構成される。このようなMOSスイッチ8cの選択的な導通によって、前述した9本の信号読み出し線3bを介して読み出された信号の出力先が選択決定される。この

特開平3-187584(4)

(n行×m列)の画素を単位として2次元フィルタリング処理を実行する場合には、m列を1つの単位としてそのゲート制御が行われる。

このようにしてゲート制御がなされる前記光電変換部2の各列からの信号読み出し線3bは、ここでは3列おきに統合されてそれぞれ1本化されている。つまり前述した光電変換部2の各列にそれぞれ沿って3本ずつ配設された信号読み出し線3aは、ゲート回路5を介して同時に信号読み出しが成される信号線3bを除いてそれぞれ共通に接続され、ここでは(3行×3列)に対応した9本の信号線にまとめられている。尚、一般的には(n行×m列)に対応した(n×m)本の信号線にまとめられることになる。

このようにしてゲート回路5を介してまとめられた信号読み出し線3bを介して、前述した垂直レジスタ8により指定される行、およびゲート回路5が導通された列の前記光電変換部2からの信号電荷、つまりn行m列(ここでは3行3列)の光電変換部2からの信号電荷が並列に読み出される。

ように構成されたスイッチマトリックス8にて、前記9本の信号読み出し線3bを介して並列に読み出された3行3列の光電変換部2からの信号電荷が、その画素間の位置関係に応じた信号の並びに変換されて2次元フィルタ部7に出力される。

このスイッチマトリックス8の作用(機能)について今少し詳しく説明すると、前述した9本の信号読み出し線3bを介して前記固体撮像素子本体1から並列に読み出される(3行×3列)の光電変換部2からの各信号電荷(信号電荷に相当した画素信号)がどの信号読み出し線3b上に出力されるかは、前記垂直レジスタ8および水平レジスタ4によりどの位置での(3行×3列)の光電変換部2が選択指定されるかによって異なってくる。

例えば前述した9本の信号読み出し線3bをA, B, ~Iとして区別するものとする、1列目の光電変換部2に沿って配設された信号読み出し線3bからの信号出力は信号線A, B, Cに出力され、2列目の光電変換部2に沿って配設された信号読み出し線3bからの信号出力は信号線D, E, Fに、

また3列目の光電変換部2に沿って配設された信号読み出し線3bからの信号出力は信号線G, H, Iにそれぞれ出力される。そして4列目の光電変換部2に沿って配設された信号読み出し線3bからの信号出力は再び信号線A, B, Cに出力され、5列目の光電変換部2に沿って配設された信号読み出し線3bからの信号出力は再び信号線D, E, Fに出力されることになる。従って水平レジスタ4によりどの列を選択指定するかにより、上記信号線A, B, ~I上にそれぞれ読み出された信号の並びが光電変換部2の列に対応して3本を組として変位し、列の並びに対してその順序が変化するようになる。

また光電変換部2の各列に沿ってそれぞれ配設された3本の信号読み出し線3b上の信号についても、垂直レジスタ3がどの行を選択指定しているかにより、巡回的に変化する。従って3本を組とする前記信号線上においても、それらの信号線上の各信号の並びが、垂直レジスタ3が選択指定している行に応じて変化するようになる。

尚、このような信号線の入れ替えを行うスイッチマトリックス8の制御については、例えば前述した垂直レジスタ3および水平レジスタ4により選択指定される光電変換部2の行位置、および列位置を選択する位置に応じて次のように選択駆動するようにすれば良い。

第 1 表

| モード | スイッチマトリックスのオン位置 |
|-----|------------------------------------|
| ① | Aa, Bb, Cc, Dd, Ee, Ff, Gg, Hh, Ii |
| ② | Da, Eb, Fc, Gd, He, If, Ag, Bh, Ci |
| ③ | Ga, Hb, Ic, Ad, Be, Cf, Dg, Eh, Fi |
| ④ | Ab, Bc, Ca, De, Ef, Pd, Ch, Hi, Ig |
| ⑤ | Db, Ec, Fa, Ge, Ff, Id, Ah, Bi, Cg |
| ⑥ | Gb, Hc, Ia, Ae, Bf, Cd, Dh, Ei, Fg |
| ⑦ | Ac, Ba, Cb, Df, Ed, Fe, Gi, Hg, Ih |
| ⑧ | Dc, Ea, Fb, Gf, Fd, Ie, Ai, Bg, Ch |
| ⑨ | Gc, Ha, Ib, Af, Bd, Ce, Di, Eg, Fh |

しかし2次元フィルタ部7は、このようにしてスイッチマトリックス8を介して信号配列が並べ替えられた(3行×3列)の信号を

特開平3-187584 (5)

スイッチマトリックス8は、このようにして垂直レジスタ3および水平レジスタ4による光電変換部2の選択指定位置に応じて変化する信号の並びを、その出力線a, b, ~iに対して常に連続する3行、つまり($l-1$)ライン, l ライン, ($l+1$)ラインの各ラインにおける($k-1$)番目, k 番目, ($k+1$)番目の光電変換部2の位置関係に応じた並びに入れ替え処理する。この結果、スイッチマトリックス8の出力線a, b, ~iには、必ず次のような画素位置関係にある光電変換部2からの信号電荷(信号電荷に相当した画像信号)が得られることになる。

出力線a: ($l-1$)ライン, ($k-1$)番目
 出力線b: ($l-1$)ライン, k 番目
 出力線c: ($l-1$)ライン, ($k+1$)番目
 出力線d: l ライン, ($k-1$)番目
 出力線e: l ライン, k 番目
 出力線f: l ライン, ($k+1$)番目
 出力線g: ($l+1$)ライン, ($k-1$)番目
 出力線h: ($l+1$)ライン, k 番目
 出力線i: ($l+1$)ライン, ($k+1$)番目

入力して2次元フィルタリング処理を実行する。即ち、この2次元フィルタ部7は上述した(3ライン×3画素)の信号電荷をそれぞれ並列に入力する複数(9個)の乗算器7a, 7b, ~7iと、これらの各乗算器7a, 7b, ~7iに所定のフィルタ係数をそれぞれ与える係数レジスタ8、および上記各乗算器7a, 7b, ~7iからの信号(乗算値)の総和を求める加算器9とにより構成される。

この2次元フィルタ部7の乗算器7a, 7b, ~7iは前記スイッチマトリックス8から与えられる(3行×3列)の信号に対して、係数レジスタ8に設定されたフィルタ係数をそれぞれ乗算するのである。これらの乗算器7a, 7b, ~7iによりそれぞれ求められる乗算出力(係数演算結果)の総和を加算器9により求めることにより、前記(3行×3列)の光電変換部2から得られる信号に対する2次元フィルタリング結果が求められるようになっている。尚、上記係数レジスタ8に設定されるフィルタ係数は、2次元フィルタリング処理の内容に応じて予めプリセット的に設定され

るものである。そしてそのフィルタリング処理結果である前記加算器9からの出力は、出力バッファ10を介して固体撮像素子のフィルタリング出力として外部出力される。

尚、ここではスイッチマトリックス8を介して求められる中央画素からの信号は、注目画素の信号電荷、つまり固体撮像素子本体1からの通常の信号出力として出力バッファ11を介してそのまま出力されるようになっている。

このような2系統の出力により、固体撮像素子本体1にて撮像された生の信号電荷（映像信号）と、上述した2次元フィルタリング処理された映像信号とが相互に同期して求められる。換言すれば、2次元フィルタリング出力が、その生の映像信号に対してリアルタイムに求められる。

かくしてこのような回路機能部（2次元フィルタリング機能）を同時集積回路化してなる固体撮像素子によれば、その素子出力として2次元フィルタリング処理が施された画像信号を、その生の画像信号と共にリアルタイムに得ることができる。

回路素子として構成することも可能である。このようにしても、固体撮像素子本体1とスイッチマトリックス8とを結ぶ信号線の数を、高々2次元フィルタリング処理を行う画素数に応じて設けるだけでよく、マトリックス状に配設された光電変換部2に対する信号読み出しの制御を全く同様にして実行することができるので、その処理効率が非常に良く、フィルタリング処理のための制御の形態も非常に簡単であると云う効果が奏せられる。

ところで上述した実施例では、 (9×9) のスイッチ素子を用いたスイッチマトリックス8を用いて信号線の入れ替え制御を行ったが、例えばこのスイッチマトリックス8を第4図に示すように構成することも可能である。即ち、光電変換部2からの信号電荷の読み出しは、前述したように3行、および3列を単位として行われる。従って第4図に示すようにスイッチマトリックス8を第1のスイッチマトリックス群8aと第2のスイッチマトリックス群8bとに別けてそれぞれ構成する。そしてこれらの第1のスイッチマトリックス群8aに

特開平3-187584 (6)

しかも前記係数レジスタ8に、予めそのフィルタリング仕様に応じたフィルタ係数を設定しておくだけで、所望とするフィルタリング出力を直接的に素子出力として求めることができる。従って従来のように2次元フィルタリング回路を画像処理装置の一部としてわざわざハードウェア化する必要がなくなる。しかもそのフィルタリングされた信号のリアルタイム性を十分に確保することができ、その使い勝手を飛躍的に向上させることが可能となる。

また上述した2次元フィルタリング機能を固体撮像素子本体1と同時に集積化することは現在の半導体製造技術からして比較的簡単であるから、固体撮像素子自体の構成がさほど複雑化することもない等の利点がある。従ってこの種の固体撮像素子を用いて構築されるビデオカメラや電子スチルカメラの構成の大幅な簡素化を図ることが可能となる。

尚、上述したスイッチマトリックス8や2次元フィルタ部7を固体撮像素子本体1とは独立した

て9本の信号読み出し線8bの3列を単位とする信号線のに入れ替えを行い、第2のスイッチマトリックス群8bにて3行における信号線の入れ替えを行うようにする。

この場合には、第1のスイッチマトリックス群8aを垂直レジスタ3の行選択のモードに応じてそれぞれ

第 2 表

| モード | スイッチのオン位置 |
|-----|---------------|
| ① | X x, Y y, Z z |
| ② | Y x, Z y, X z |
| ③ | Z x, X y, Y z |

とし、第2のスイッチマトリックス群8bについては水平レジスタ4の列選択のモードに応じて

第 3 表

| モード | スイッチのオン位置 |
|-----|---------------|
| ① | N n, M m, L l |
| ② | M n, L m, N l |
| ③ | L n, N m, M l |

のようにそれぞれオン制御するようにすれば良い。

このようにスイッチマトリックス6を構成することにより、そこで必要とするMOSスイッチの数を少なくすることができるので、その構成の簡略化を図る上で非常に効果的である。またスイッチマトリックス6をこの第4図に示すように構成することで、例えば第1のスイッチマトリックス群6aを前記垂直レジスタ3の出力に応じて制御し、且つ第2のスイッチマトリックス群6bを前記水平レジスタ4の出力に応じて制御することが可能となるので、その制御系を簡単に構築することが可能となる等の効果が奏せられる。

尚、本発明は上述した実施例に限定されるものではない。実施例では(3ライン×3画素)の信号電荷間で2次元フィルタリング処理を行うものとして説明したが、一般的に(nライン×m画素)の2次元フィルタリング処理を行うことも勿論可能である。また2次元フィルタリング処理を行う為のフィルタ係数については、その処理仕様が固定的に定められる場合には、予めROMデータ等として設定しておくようにすることも可能である。

また第4図に示すスイッチマトリックスにおける入出力関係を逆にすることも可能である。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施することができる。

【発明の効果】

以上説明したように本発明によれば、光電変換部(固体撮像素子本体)から読み出される信号電荷(画像信号)に対する2次元フィルタリング処理を簡易に効率的に行うことができ、フィルタリング処理の為の光電変換部からの信号読み出しの制御も非常に簡単である。また2次元フィルタリング機能を上記光電変換部と共に同時集積化することで、リアルタイムにそのフィルタリング出力を求めることのできる固体撮像装置を実現することができる。しかも非常に効果的に2次元フィルタリング機能を組み込み、所望とするフィルタリング出力を求め得るように固体撮像装置を構成することが出切る。この結果、この種の固体撮像装置を用いて構築されるビデオカメラや電子スチルカメラの構成の大幅な簡素化を図ることを可能と

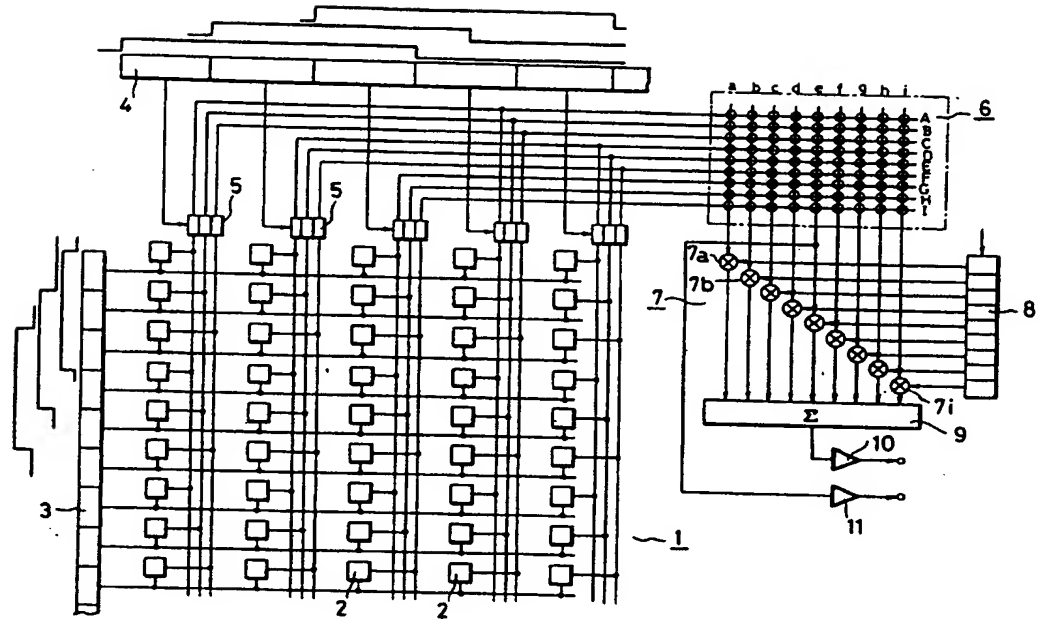
し、その取扱いの簡略化を図り得る等の実用上多大なる効果を奏し得る。

4. 図面の簡単な説明

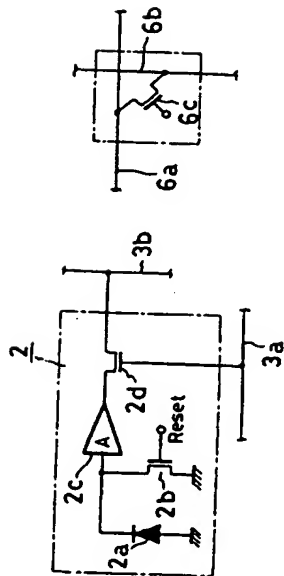
第1図は本発明の一実施例に係る固体撮像装置の概略構成図、第2図は実施例装置における光電変換部の構成例を示す図、第3図は実施例装置におけるスイッチマトリックスを構成するスイッチ素子の例を示す図、第4図は本発明の別の実施例を示すスイッチマトリックスの構成例を示す図である。

1…固体撮像素子本体、2…光電変換部、
3…垂直レジスタ、4a…行選択線、4b…信号読み出し線、5…水平レジスタ、6…ゲート回路、
7…スイッチマトリックス、7a, 7b, …7i…乗算器、8…フィルタ係数レジスタ、9…加算器、
10, 11…出力バッファ。

出願人代理人 弁理士 坪井 淳

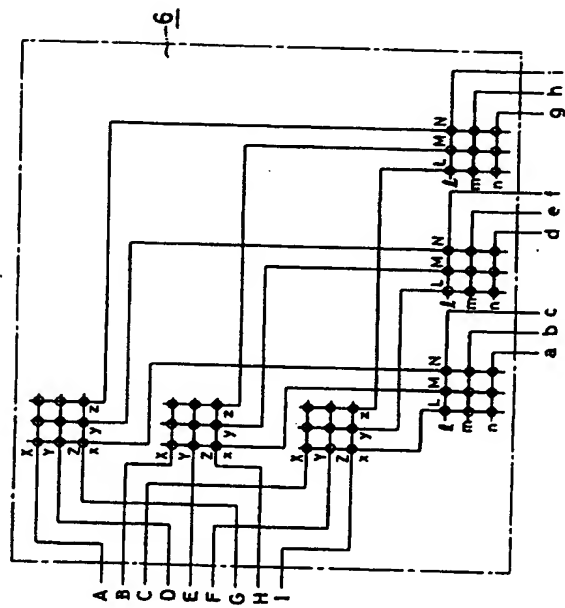


第 1 図



第 2 図

第 3 図



第 4 図